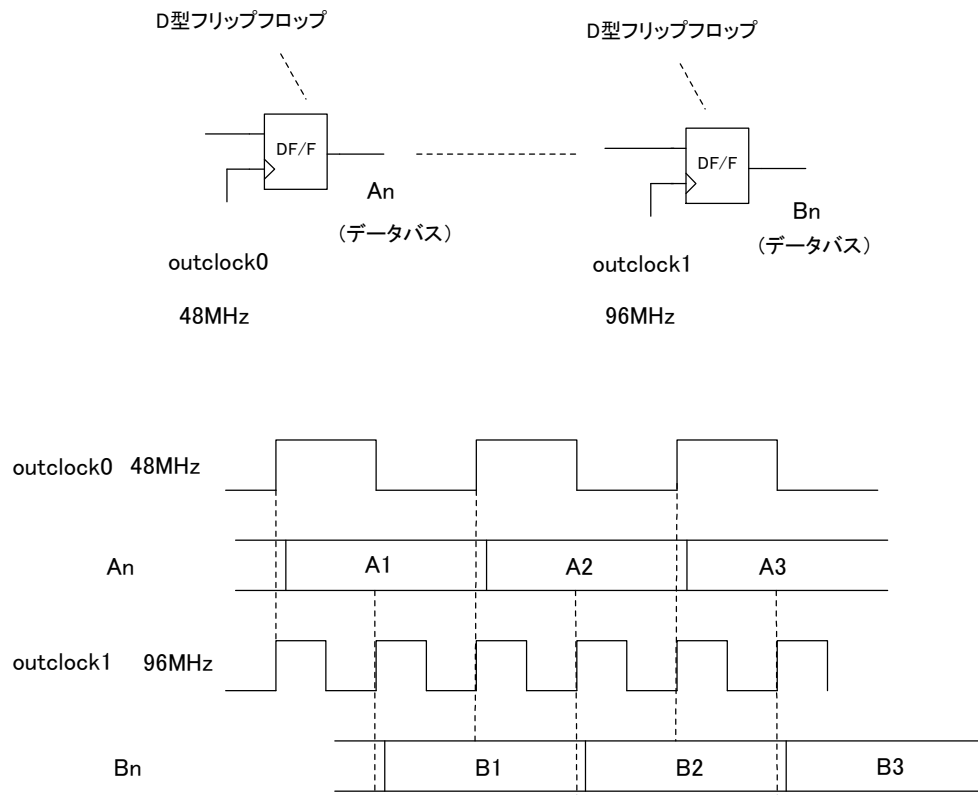
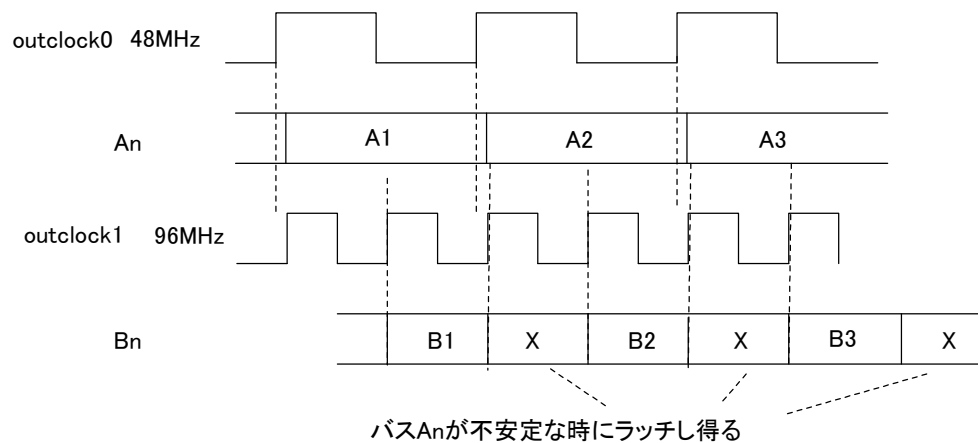


PLLでクロックを早める理由



outclock0, outclock1の立ち上がりが全く同時ならラッチできる



outclock0, outclock1の立ち上がりは微妙にずれる



この場合はoutclock1の立ち上がりを早める